

## SCHEDA PROGETTO

<p><b>Responsabile del progetto e dell'esecuzione del contratto:</b> Dr. Orazio Aiello, Ricercatore con Abilitazione Scientifica Nazionale di seconda e prima fascia IINF/01.</p>
<p><b>Obiettivo del progetto:</b> Il presente bando è finalizzato a fornire supporto allo sviluppo di attività nel campo dell'elettronica circuitale, in particolare nell'affiancare dottorandi durante il flusso di progettazione, realizzazione, e in particolare per la caratterizzazione in laboratorio di celle elementari ma anche nello sviluppo di progetti in maniera individuale secondo accordi con il Prof. Aiello. L'attività è focalizzata su applicazione Ultra-low-power/Ultra-low-Voltage utilizzabili in applicazioni biomedicali e/o nell'energy harvesting. L'attività di consulenza da sviluppare ha l'obiettivo quello di colmare il gap nella progettazione e misura di circuiti integrati del dipartimento attraverso l'affiancamento del vincitore nelle attività suddette da sviluppare nell'ambito di 2 tape-out (uno dei quali pagato interamente da fondi del Prof. Aiello). Come risultato dell'attività suddetta, sono previste almeno le 10 topologie circuitali pubblicabili su rivista IEEE di tipo Q1 già discusse con il Prof. Aiello. Il vincitore supporterà il Prof. Aiello nella supervisione di dottorandi con particolare attenzione a amplificatori operazioni a transconduttanza di natura digitale al fine di rendendoli autonomi nelle tematiche. Tale contratto si rende necessario nell'ambito del progetto "Ultra-Low Design-Effort, Energy-Efficient and Battery-Indifferent Sensor Node for the Green Internet of Things" (UBIGIoT).  Disponibilità finanziaria sul contratto ...100026-2022-OA-HE-MSCA_001.... Responsabile: Dr. O. Aiello</p>
<p><b>Oggetto della prestazione:</b> Attività di supporto alla ricerca per la "Realizzazione di tapeout di circuiti analog-mixed-signal funzionanti appena sopra-soglia a tensione e potenza minima"</p>
<p><b>Descrizione dettagliata della prestazione:</b> Il presente progetto di ricerca è finalizzato allo studio dell'elettronica circuitale per applicazioni biomediche, energy harvesting e IoT, con l'obiettivo ultimo di pubblicare articoli accademici su riviste scientifiche. L'attività si concentrerà principalmente sull'analisi di architetture circuitali a bassissima tensione di alimentazione e a ridottissimo consumo energetico, particolarmente adatte ai contesti sopra menzionati. Lo studio delle topologie circuitali sarà suddiviso in due macroaree principali: amplificatori di transconduttanza e comparatori. Per quanto riguarda gli amplificatori di transconduttanza, l'attenzione sarà rivolta principalmente alle topologie derivate dal Digital-OTA, le quali utilizzano le standard-cell per facilitare lo scaling dei nodi tecnologici e migliorare l'integrabilità di questi blocchi nei design scalati. Contestualmente, sarà esaminata l'opzione di topologie basate su circuiti bulk-driven, come alternativa al Digital-OTA. In merito ai comparatori, l'attività di ricerca sarà focalizzata sullo studio di comparatori con isteresi e delle relative topologie. Inoltre, il vincitore svilupperà anche attività di sviluppo indipendente legate a celle più avanzate (come ADC, oscillatori e circuiti per energy harvesting). Allo stesso tempo, il vincitore supporterà il Prof. Aiello nella supervisione di dottorandi e/o borsisti di ricerca, con particolare attenzione agli amplificatori operazioni a transconduttanza di natura digitale al fine di rendendoli maggiormente autonomi nelle rispettive tematiche. Sarà fornito supporto sia pratico che teorico come Cadence.</p>

# UNIVERSITÀ DEGLI STUDI DI GENOVA

<p><b>Competenze richieste al prestatore:</b></p> <ul style="list-style-type: none"><li>· Laurea magistrale in Ingegneria Elettronica;</li><li>· esperienza lavorativa di almeno tre anni nello studio e realizzazione di circuiti a bassissima tensione di alimentazione.</li></ul> <p>Saranno considerati titoli preferenziali:</p> <ul style="list-style-type: none"><li>- Dottorato di ricerca in elettronica e precedenti attività di tapeout e sviluppo di misure su circuiti integrati;</li><li>- conoscenza approfondita del flusso di progetto: allo studio dello studio dell'arte alla generazione dei file GDS (dopo l'inserzione dei dummy fill) per inviare il test-chip in produzione;</li><li>- conoscenza approfondita di tecniche di design basate su celle digitali di libreria e topologie bulk-driven;</li><li>- esperienza comprovata da pubblicazioni su prestigiose riviste del settore tool di design e simulazione come cadence, innovus e genus (or design compiler).</li></ul>
<p><b>Durata del progetto:</b></p> <p>La prestazione dovrà essere portata a termine entro 30/04/2025</p>
<p><b>Compenso: <u>(non si applica nel caso un dipendente dell'Ateneo risponda alla ricognizione interna)</u></b></p> <p>Il compenso lordo prestatore è pari a 8.000€ al lordo degli oneri di legge a carico del collaboratore e al netto di eventuali IVA e oneri di legge a carico dell'Università.</p>
<p><b>Natura Fiscale della prestazione: (non si applica nel caso un dipendente dell'Ateneo risponda alla ricognizione interna)</b></p> <ul style="list-style-type: none"><li>• Contratti con prestazione di durata: lavoro autonomo – redditi assimilati al lavoro dipendente (art. 50, comma 1, lett. c-bis, D.P.R. 917/86 TUIR);<ul style="list-style-type: none"><li>o lavoro autonomo – redditi di lavoro autonomo- professionisti abituali (art. 53, comma 1, D.P.R. 917/86 TUIR)</li></ul></li><li>• <input checked="" type="checkbox"/> Contratti che hanno per oggetto una prestazione unica a esecuzione pressoché istantanea (carattere episodico quali studi, consulenze etc) e nell'ambito dei quali il committente effettua il controllo del solo risultato che si propone di ottenere: lavoro autonomo – redditi diversi (art. 67, comma 1, lett. 1, D.P.R. 917/86 TUIR);<ul style="list-style-type: none"><li>o lavoro autonomo - redditi di lavoro autonomo- professionisti abituali (art. 53, comma 1, D.P.R. 917/86 TUIR)</li></ul></li></ul>

Firmato il Responsabile del progetto e dell'esecuzione del contratto

